

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



P/727-122

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Yu-Nung SHEN	Date	: March 29, 2004
Serial No. : 10/716,788	Group Art Unit	: 2812
Filed : November 19, 2003	Examiner	: ---
For : CONDUCTIVE BUMP FOR SEMICONDUCTOR DEVICE AND METHOD FOR MAKING THE SAME		

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

SUBMISSION OF PRIORITY DOCUMENTS

Sir:

In accordance with 35 U.S.C. §119, Applicants confirm the prior request for priority under the International Convention and submits herewith the following documents in support of the claim:

Certified Taiwan Application No.:

Taiwan Patent Application No. 091134055 filed November 22, 2002

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on March 29, 2004.

Robert C. Faber

Name of applicant, assignee or
Registered Representative

Signature

March 29, 2004
Date of Signature

Respectfully submitted,

Robert C. Faber

Registration No.: 24,322

OSTROLENK, FABER, GERB & SOFFEN, LLP

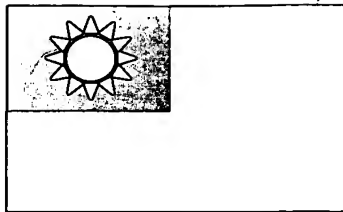
1180 Avenue of the Americas

New York, New York 10036-8403

Telephone: (212) 382-0700

RCF:cbf

pc 21730 AM



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder：

申請日：西元 2002 年 11 月 22 日
Application Date

申請案號：091134055
Application No.

申請人：沈育濃
Applicant(s)

局長
Director General

蔡練生



發文日期：西元 2004 年 2 月 3 日
Issue Date

發文字號：09320096250
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	一種於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置。
	英 文	
二、 發明人 (共1人)	姓 名 (中文)	1. 沈育濃
	姓 名 (英文)	1. Shen Yu-Nung
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (中 文)	1. 台北市內湖區麗山街328巷60號
	住居所 (英 文)	1. No. 60, Lane 328, Li-Shan Street, Nei-Hu Dist., Taipei City, Taiwan
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 沈育濃
	名稱或 姓 名 (英文)	1. Shen Yu-Nung
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 台北市內湖區麗山街328巷60號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 60, Lane 328, Li-Shan Street, Nei-Hu Dist., Taipei City, Taiwan
	代表人 (中文)	1.
	代表人 (英文)	1.



四、中文發明摘要 (發明名稱：一種於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置。)

一種於半導體晶元上形成金屬凸塊的方法，包含如下之步驟：提供一半導體晶元，該半導體晶元具有一焊墊安裝表面及數個安裝於該焊墊安裝表面上的焊墊；在該晶元的焊墊安裝表面上形成一感光薄膜層；在一光罩的使用之下對該感光薄膜層進行曝光處理以致於在該感光薄膜層中形成將該等焊墊曝露的曝露孔；於每一曝露孔內的焊墊上形成一導電連接體；於每一導電連接體上形成導電材料；形成一金屬蓋體於該導電材料上；及移除該感光薄膜層。

(一)、本案指定代表圖為：第六圖

(二)、本代表圖之元件代表符號簡單說明

1	半導體晶元	11	焊墊
4	導電連接體	5	導電材料
6	金屬蓋體		

陸、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關於一種形成金屬凸塊的方法，更特別地，係有關於一種於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置。

【先前技術】

基於環保的理由，在半導體製程中，導電膠已逐漸普遍地被使用代替錫材料。然而，目前半導體晶元之焊墊的材料為鋁，基於共金性的問題，要如何提升導電膠與晶元之焊墊之間之導電連接性的研究已成為目前刻不容緩的課題。

【發明內容】

有鑑於此，本案發明人遂以其從事該行業之多年經驗，並本著精益求精之精神，積極研究改良，遂有本發明『於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置』產生。

本發明之目的是為提供一種於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置。

根據本發明之一特徵，一種於半導體晶元上形成金屬凸塊的方法，包含如下之步驟：提供一半導體晶元，該半導體晶元具有一焊墊安裝表面及數個安裝於該焊墊安裝表面上的焊墊；在該晶元的焊墊安裝表面上形成一感光薄膜層；在一光罩的使用之下對該感光薄膜層進行曝光處理以致於在該感光薄膜層中形成將該等焊墊曝露的曝露孔；於



五、發明說明 (2)

每一曝露孔內的焊墊上形成一導電連接體；於每一導電連接體上形成導電材料；形成一金屬蓋體於該導電材料上；及移除該感光薄膜層。

根據本發明的另一特徵，一種半導體晶片裝置，包含：一半導體晶元，該半導體晶元具有一焊墊安裝表面及數個安裝於該焊墊安裝表面上的焊墊；數個導電連接體，每一導電連接體係形成於該晶元之對應的焊墊上，於每一導電連接體上係形成有導電材料；及數個金屬蓋體，每一金屬蓋體係形成於對應的導電材料上。

【實施方式】

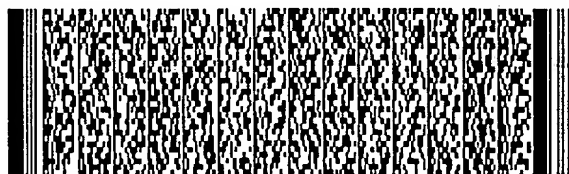
在本發明被詳細描述之前，應要注意的是在整個說明當中，相同的元件係由相同的標號標示。

請參閱第一至六圖所示，本發明第一較佳實施例之於半導體晶元上形成金屬凸塊的方法的流程係被顯示。

如在第一圖中所顯示般，首先，一半導體晶元1係被提供。該半導體晶元1具有一焊墊安裝表面10及數個安裝於該焊墊安裝表面10上的焊墊11（圖式中僅顯示一個焊墊）。

應要注意的是，該半導體晶元1可以是為已從晶圓（Wafer）切割出來的晶元，也可以是為尚未從晶圓切割出來的晶元。

接著，請參閱第二圖所示，在該晶元1的焊墊安裝表面10上係形成一感光薄膜層2。之後，一覆蓋該感光薄膜層2之對應於該等焊墊11之部份的光罩3係置放於該感光



五、發明說明 (3)

薄膜層2上。然後，該感光薄膜層2係經歷曝光處理以致於該感光薄膜層2之未被該光罩3覆蓋的部份會硬化。

應要注意的是，端視形成該感光薄膜層2之材料的類型而定，一覆蓋該感光薄膜層2之對應於該等焊墊11之部份以外之部份的光罩係能夠被使用。在這情況中，被光罩覆蓋的部份係會硬化。

請參閱第三圖所示，在移去光罩之後，感光薄膜層2之被該光罩覆蓋的部份係以習知的技術沖洗去除，以形成將對應之焊墊11曝露的曝露孔。接著，於每一曝露孔的周壁與焊墊11上形成一導電連接體4。導電連接體4係能夠以任何適合的電鍍方式來形成。每一導電連接體4具有一容置空間40。

然後，請參閱第四圖所示：如導電膠般的導電材料5係被形成於導電連接體4的容置空間40內。

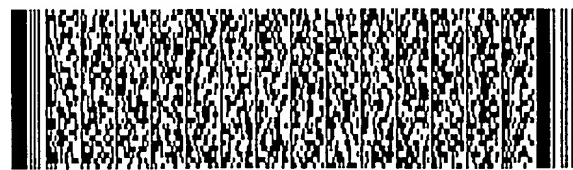
請參閱第五圖所示，在導電材料5被形成之後，一金屬蓋體6係形成於該導電材料5上並且封閉該導電連接體4的容置空間40，以致於該導電材料5被密封於該導電連接體4的容置空間40內。該金屬蓋體6係能夠以任何適合的電鍍方式來形成。

最後，請參閱第六圖所示，該感光薄膜層2被移除。

本發明具有如下之優點：

1. 以導電連接體4作為導電材料5與焊墊11之間的媒介能夠提升導電性。

2. 把導電材料5密封於導電連接體4的容置空間內能



五、發明說明 (4)

夠有效防止導電材料5 的氧化。

3. 以導電連接體4 作為導電材料5 與焊墊11 之間的媒介能夠避免在導電材料5 直接與焊墊11 連接之情況中可能會產生的脫離(peeling off) 現象。

請參閱第七至十二圖所示，本發明第二較佳實施例之於半導體晶元上形成金屬凸塊的方法的流程係被顯示。

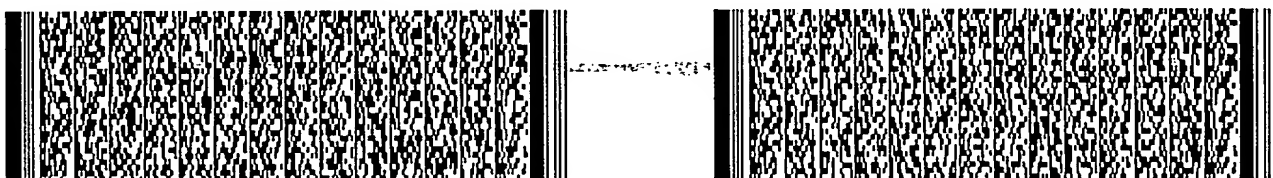
如在第七圖中所顯示般，首先，一半導體晶元1 係被提供。該半導體晶元1 具有一焊墊安裝表面10 及數個安裝於該焊墊安裝表面10 上的焊墊11 (圖式中僅顯示一個焊墊)。

接著，請參閱第八圖所示，在該晶元1 的焊墊安裝表面10 上係形成一感光薄膜層2。之後，一覆蓋該感光薄膜層2 之對應於該等焊墊11 之部份的光罩3 係置放於該感光薄膜層2 上。然後，該感光薄膜層2 係經歷曝光處理以致於該感光薄膜層2 之未被該光罩3 覆蓋的部份會硬化。

請參閱第九圖所示，在移去光罩之後，感光薄膜層2 之被該光罩覆蓋的部份係以習知技術沖洗去除，以形成將對應之焊墊11 曝露的曝露孔。接著，於每一焊墊11 上形成一導電連接體4。導電連接體4 係能夠以任何適合的電鍍方式來形成。

然後，請參閱第十圖所示，如導電膠般的導電材料5 係被形成於該導電連接體4 上。

請參閱第十一圖所示，在導電材料5 被形成之後，一金屬蓋體6 係形成於該導電材料5 上。該金屬蓋體6 係能



五、發明說明 (5)

夠以任何適合的電鍍方式來形成。

最後，請參閱第十二圖所示，該感光薄膜層2係被移除。

綜上所述，本發明之『於半導體晶元上形成金屬凸塊的方法及具有如此形成之金屬凸塊的半導體晶片裝置』，確能藉上述所揭露之構造、裝置，達到預期之目的與功效，且申請前未見於刊物亦未公開使用，符合發明專利之新穎、進步等要件。

惟，上述所揭之圖式及說明，僅為本發明之實施例而已，非為限定本發明之實施例；大凡熟悉該項技藝之人仕，其所依本發明之特徵範疇，所作之其他等效變化或修飾，皆應涵蓋在以下本案之申請專利範圍內。



圖式簡單說明

第一至六圖係描繪本發明第一較佳實施例之於半導體晶元上形成金屬凸塊的方法之流程的示意剖視圖；及

第七至十二圖係描繪在本發明第二較佳實施例之於半導體晶元上形成金屬凸塊的方法之流程的示意剖視圖。

【圖式之主要元件代表符號表】

1	半導體晶元	10	焊墊安裝表面
11	焊墊	2	感光薄膜層
3	光罩	4	導電連接體
40	容置空間	5	導電材料
6	金屬蓋體		



六、申請專利範圍

1. 一種於半導體晶元上形成金屬凸塊的方法，包含如下之步驟：

提供一半導體晶元，該半導體晶元具有一焊墊安裝表面及數個安裝於該焊墊安裝表面上的焊墊；

在該晶元的焊墊安裝表面上形成一感光薄膜層；

在一光罩的使用之下對該感光薄膜層進行曝光處理以致於在該感光薄膜層中形成將該等焊墊曝露的曝露孔；

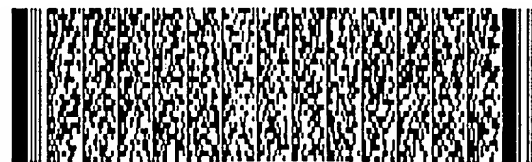
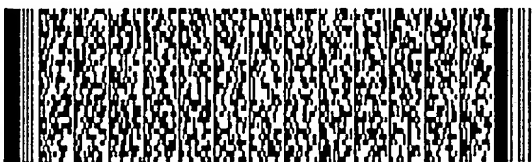
於每一曝露孔內的焊墊上形成一導電連接體；

於每一導電連接體上形成導電材料；

形成一金屬蓋體於該導電材料上；及

移除該感光薄膜層。

2. 如申請專利範圍第1項所述之於半導體晶元上形成金屬凸塊的方法，其中，在形成導電連接體的步驟中，每一導電連接體係延伸至曝露孔的周壁上以致於每一導電連接體具有一容置空間，且其中，在形成導電材料的步驟中，導電材料係形成於每一導電連接體的容置空間內。
3. 如申請專利範圍第2項所述之於半導體晶元上形成金屬凸塊的方法，其中，在形成金屬蓋體的步驟中，該金屬蓋體係形成於該導電材料上並且封閉該導電連接體的容置空間，以致於該導電材料被密封於該導電連接體的容置空間內。
4. 如申請專利範圍第1項所述之於半導體晶元上形成金屬凸塊的方法，其中，在提供半導體晶元的步驟中，該晶



六、申請專利範圍

元是為已從晶圓切割出來的晶元。

5. 如申請專利範圍第 1 項所述之於半導體晶元上形成金屬凸塊的方法，其中，在提供半導體晶元的步驟中，該晶元是為尚未從晶圓切割出來的晶元。

6. 如申請專利範圍第 1 項所述之於半導體晶元上形成金屬凸塊的方法，其中，在形成曝露孔的步驟中，更包含如下之步驟：

把一覆蓋該感光薄膜層之對應於該等焊墊之部份的光罩置放於該感光薄膜層上；

對該感光薄膜層進行曝光處理以致於該感光薄膜層之未被該光罩覆蓋的部份會硬化；及

在移去光罩之後，把感光薄膜層之被該光罩覆蓋的部份沖洗去除，以形成將對應之焊墊曝露的曝露孔。

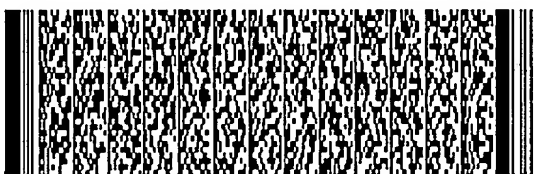
7. 一種半導體晶片裝置，包含：

一半導體晶元，該半導體晶元具有一焊墊安裝表面及數個安裝於該焊墊安裝表面上的焊墊；

數個導電連接體，每一導電連接體係形成於該晶元之對應的焊墊上，於每一導電連接體上係形成有導電材料；及

數個金屬蓋體，每一金屬蓋體係形成於對應的導電材料上。

8. 如申請專利範圍第 7 項所述之半導體晶片裝置，其中，每一導電連接體具有一用於容置該導電材料的容置空間，每一金屬蓋體係形成於該導電材料上並且封閉對應之

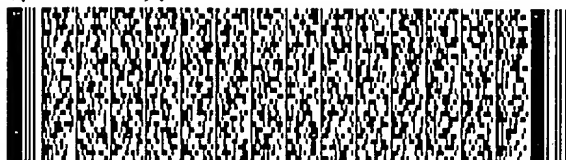


六、申請專利範圍

導電連接體的容置空間，以致於該導電材料被密封於該導電連接體的容置空間內。



第 1/12 頁



第 2/12 頁



第 3/12 頁



第 4/12 頁



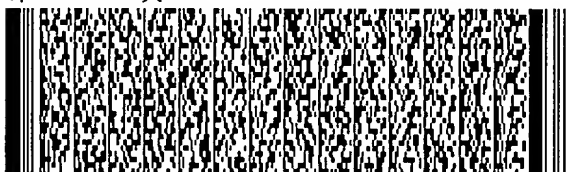
第 4/12 頁



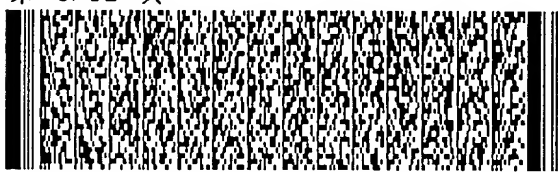
第 5/12 頁



第 5/12 頁



第 6/12 頁



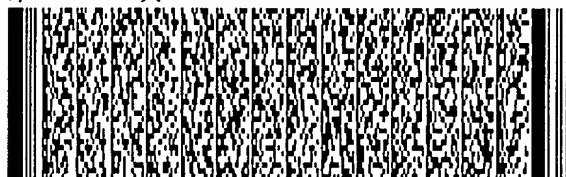
第 6/12 頁



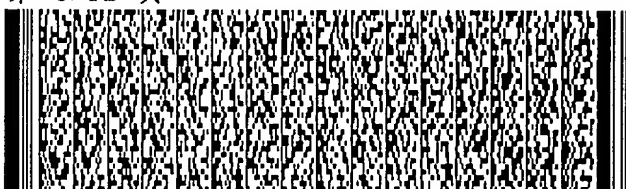
第 7/12 頁



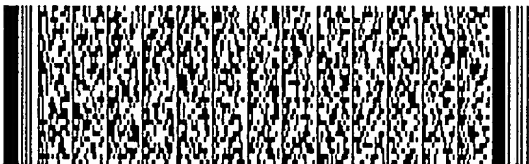
第 7/12 頁



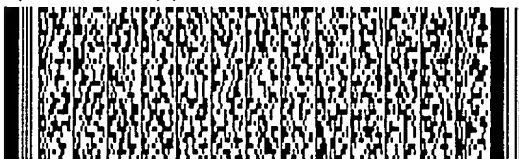
第 8/12 頁



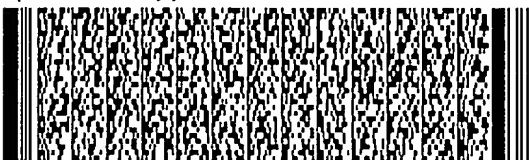
第 9/12 頁



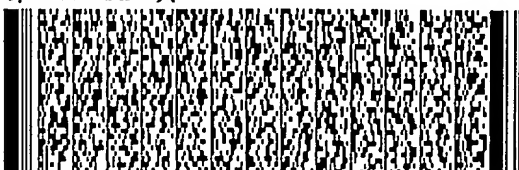
第 10/12 頁



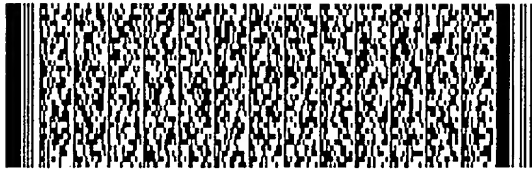
第 10/12 頁



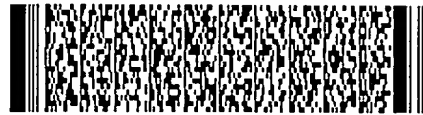
第 11/12 頁

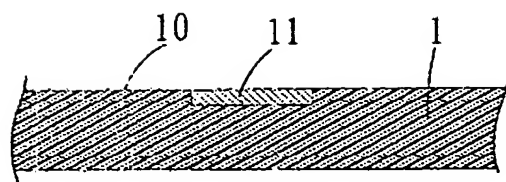


第 11/12 頁

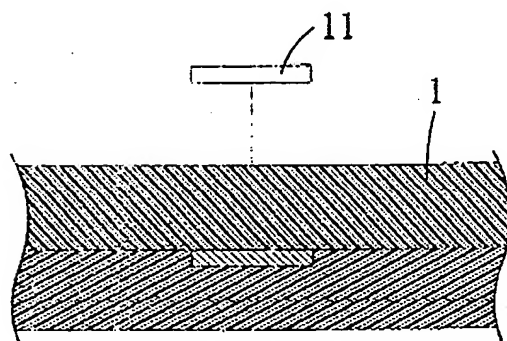


第 12/12 頁

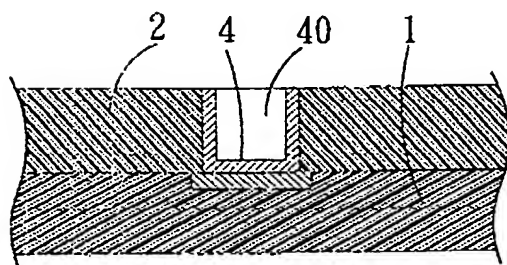




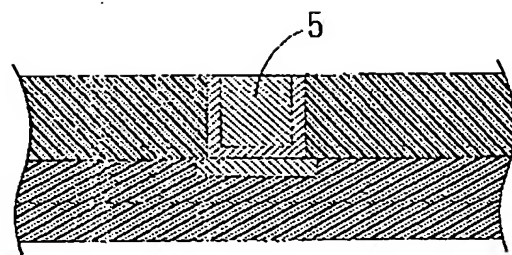
第一圖



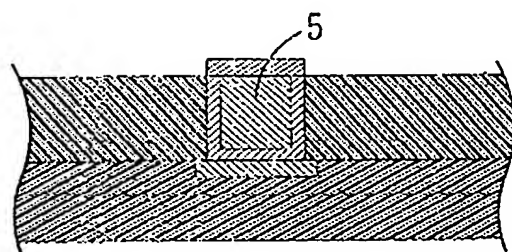
第二圖



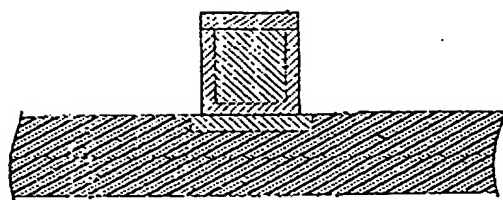
第三圖



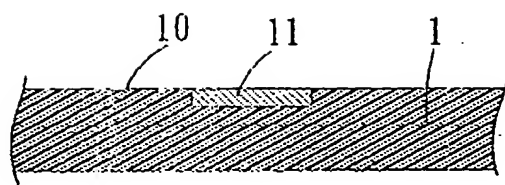
第四圖



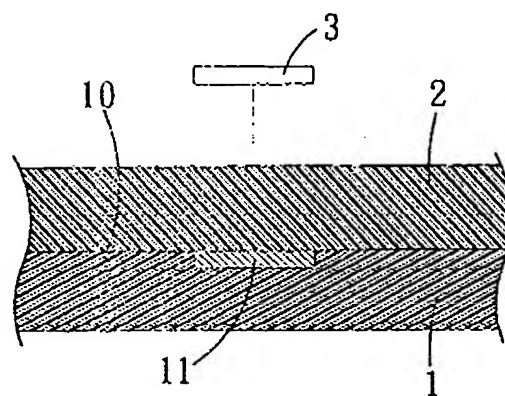
第五圖



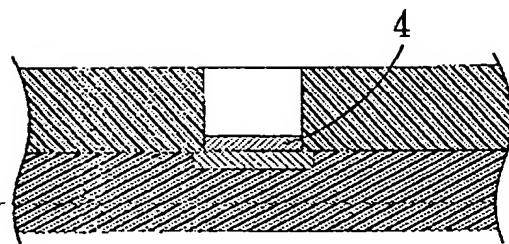
第六圖



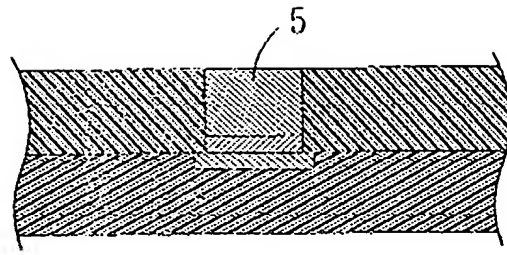
第七圖



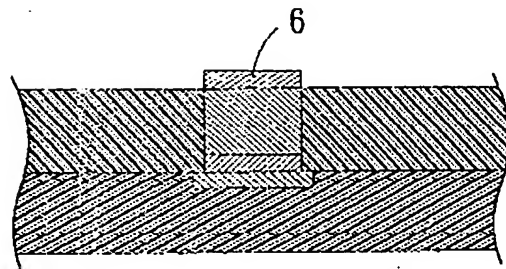
第八圖



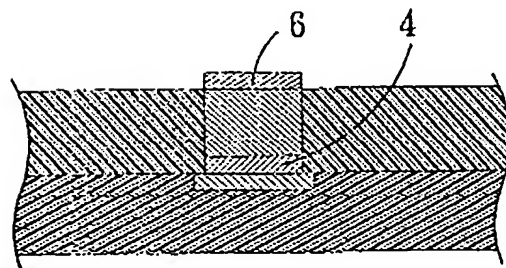
第九圖



第十圖



第十一圖



第十二圖